

⑫ 公開特許公報(A)

昭62-63327

⑤ Int. Cl.⁴

識別記号

庁内整理番号

④ 公開 昭和62年(1987)3月20日

G 06 F 1/04
H 03 K 5/1567157-5B
7259-5J

審査請求 未請求 発明の数 1 (全3頁)

⑥ 発明の名称 マイクロコンピュータの発振回路

⑦ 特 願 昭60-202931

⑧ 出 願 昭60(1985)9月13日

⑨ 発 明 者 橋 川 健 三 神戸市兵庫区御所通1丁目2番28号 富士通テン株式会社
内

⑩ 出 願 人 富士通テン株式会社 神戸市兵庫区御所通1丁目2番28号

⑪ 代 理 人 弁理士 青 柳 稔

明 細 書

1. 発明の名称

マイクロコンピュータの発振回路

2. 特許請求の範囲

マイクロコンピュータで使用するクロックを発生する固定周波数の発振回路において、原振の出力を一定範囲内でジッタを持たせることを特徴とするマイクロコンピュータの発振回路。

3. 発明の詳細な説明

(産業上の利用分野)

本発明は、発振周波数に一定範囲のジッタを持たせて放射ノイズを低減するマイクロコンピュータの発振回路に関する。

(従来技術)

近年、自動車の各種制御にマイクロコンピュータが広く使われているが、この場合マイクロコンピュータの水晶発振回路から高周波ノイズが生じて近隣のラジオ受信機等に電磁妨害(EMC)を与えることがある。この対策として従来はLC、RCのフィルタ回路網またはシールド板等により

高周波ノイズがマイクロコンピュータ使用の制御器から外部へ漏れないようにすることが多い。第4図はその一例で、1はマイクロコンピュータ、2はそれを使用した制御器、L、Cは高周波阻止フィルタを構成するインダクタンスおよびコンデンサである。

(発明が解決しようとする問題点)

ところが、上述したEMC対策は高周波ノイズそのものの発生を阻止している訳ではないので不完全な要素も多い。本発明はこの点を根本的に改善しようとするものである。

(問題点を解決するための手段)

本発明は、マイクロコンピュータで使用するクロックを発生する固定周波数の発振回路において、原振の出力を一定範囲内でジッタを持たせることを特徴とするものである。

(作用)

第1図は本発明の原理説明図で、 f_0 は基本波 f_0 に対する高周波 $2 \cdot f_0, \dots, n \cdot f_0, \dots$ のスペクトラムである。この場合のように基本波 f_0

の周波数が一定値に固定されていると特定の高周波がノイズとなる。同図(ハ)はその部分拡大図である。そこで、基本波 f_0 の周波数を制御精度に影響しない範囲でランダムに変動させると、高周波スペクトラムは同図(ハ)のように分散して各波高値が低下する。この結果、外部に対する高周波ノイズの影響は低減する。基本波 f_0 の周波数変動はマイクロコンピュータのリード/ライト(R/W)サイクルにより乱数的に行うことができる。

(実施例)

第2図は本発明の一実施例を示すブロック図で、10はマイクロコンピュータを用いた制御部、11は周波数 f_0 の水晶発振回路である。この発振回路(CRでもよい)11の出力 f_0 をそのまま制御部10に入力するのが従来の方法であるが、本例ではスイッチ $SW_1 \sim SW_3$ で選択される遅延回路12 $_1 \sim 12_3$ を介在させ、それをシフトレジスタ13の出力で選択する。そして、オアゲートG $_1$ によって周波数が f_0 付近で変動する出力 f_1 に合成してから制御部10に入力する。遅

延回路12 $_1 \sim 12_3$ の遅延時間 $TD_1 \sim TD_3$ は第3図のようにランダムに設定しておき、それを f_0 をクロック(CK)とするシフトレジスタ13の並列出力で順番に選択する。但し、このシフトレジスタ13はマイコン制御部10からのリード/ライト信号R/Wがライトモードになるとクリアされ、各段のフリップフロップ $FF_1 \sim FF_4$ の出力 $SW_1 \sim SW_4$ をオール0にする(これらの出力は1で該当するスイッチをオンにする)。この結果オアゲートG $_2$ の出力が0、インバータIの出力が1となって初段のフリップフロップ FF_1 に1がセットされる。従って、マイコン制御部10のリード/ライトサイクルのランダム性により遅延時間の選択もランダムになる。例えば1回目は SW_1 、 SW_2 、 SW_3 までオンになり、ここでクリアされて次は SW_1 、 SW_2 だけがオンとなってクリアされる、……という様になる。遅延回路12 $_3$ はシフトレジスタ13のクリア期間にクロックを出すためのもので、そのスイッチ SW_4 はオアゲートG $_2$ の出力が0になるとオン

になる。

上述した回路によって得られる周波数 f_1 は、短期的には水晶原振 f_0 に0~10%程度の周波数のゆらぎを持たせ、長期的は一定の平均値になるようにしたものである。マイコン制御部10の制御精度に影響を与えることなく、高周波のスペクトラム分布を分散させることができる。尚、遅延回路、シフトレジスタ等はマイクロコンピュータに内蔵させてもよい。

(発明の効果)

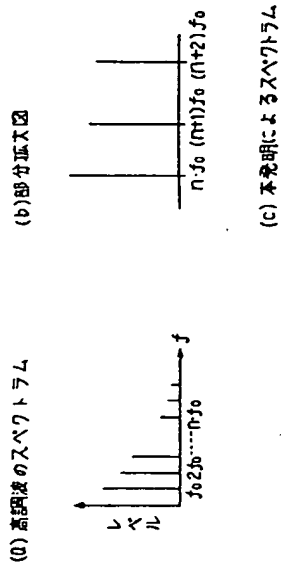
以上述べたように本発明によれば、マイクロコンピュータで使用する発振回路が周辺機器に対して与える電磁波妨害を、その高周波成分のスペクトラム分布を分散させることで低減できる利点がある。

4. 図面の簡単な説明

第1図は本発明の原理説明図、第2図は本発明の一実施例を示すブロック図、第3図はその動作を示すタイムチャート、第4図は従来の高周波ノイズ対策の説明図である。

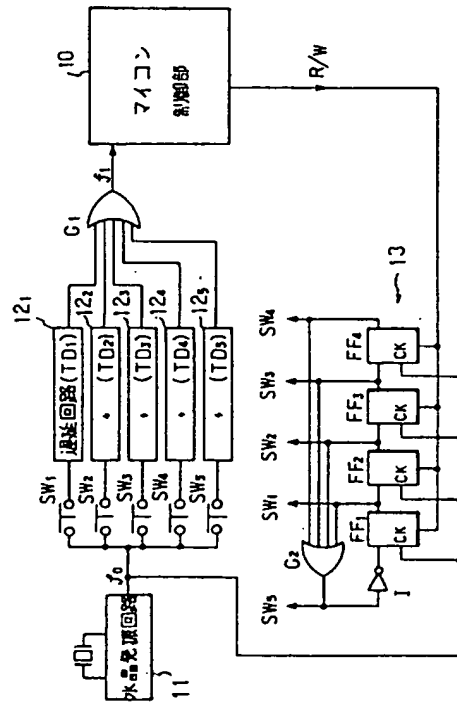
図中、10はマイクロコンピュータを用いた制御部、11は水晶発振回路、12 $_1 \sim 12_3$ は遅延回路、 $SW_1 \sim SW_4$ はその選択スイッチ、13はシフトレジスタである。

出 願 人 富士通テン株式会社
代理人 弁理士 青 柳 稔



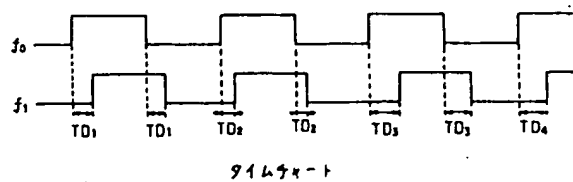
本発明の原理図

第 1 図

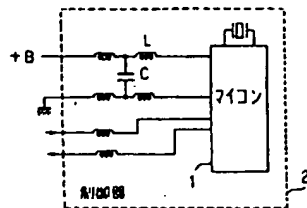


本発明の実施例

第 2 図



第 3 図



従来の高周波ノイズ対策

第 4 図